

Desain koefisien pengali pada Audio

Low Pass Filter Digital 4 KHz

Arif Basuki¹, Denny Dermawan^{2*}, Diah Suwarti W³, Aden Ilyas Sidik¹

¹Teknik Elektronika (D3), Institut Teknologi Nasional, Yogyakarta

²Teknik Elektro, Institut Teknologi Dirgantara Adisutjipto, Yogyakarta

³Teknik Elektro, Institut Teknologi Nasional, Yogyakarta

*dennydermawanstta@google.com

Abstrak— *Audio Low Pass Filter* yang digunakan pada sistem komunikasi baik pada sistem komunikasi telepon maupun sistem komunikasi radio memiliki frekuensi *cut-off* sebesar 0 - 4 KHz. Lebar bidang 0 - 4 KHz ini dianggap cukup untuk “memotong” sumber sinyal yang biasanya adalah sumber vokal manusia sebesar 20 KHz. Desain *Audio Low Pass Filter* dapat berupa filter analog yang pada implementasinya didukung oleh komponen resistor, kapasitor dan induktor yang relatif memiliki ukuran fisik yang agak besar dan tebal. Pada sisi lain kemajuan teknologi menuntut untuk membuat perangkat keras dengan ukuran sekecil dan setipis mungkin sehingga implementasi *Audio Low Pass Filter* dapat juga dibuat dalam bentuk digital yang akan diwujudkan dalam keping *Integrated Circuit* yang memiliki ukuran fisik yang jauh lebih kecil dan lebih tipis. Metode yang digunakan dalam mendesain *low pass filter* digital ini adalah menggunakan tapis digital *Finite Impulse Response* (FIR) penjedelaan Hamming. Frekuensi *cut off* perancangan adalah 4 KHz. Koefisien pengali yang muncul dalam perancangan *Audio low pass filter* digital akan diwujudkan dengan Algoritma Paper and Pencil. Hasil perancangan akan disimulasikan dan disintesis menggunakan perangkat lunak Xilinx *Integrated Software Environment* (ISE) versi 10.1 dan diimplementasikan ke dalam *Field Programmable Gate Array* (FPGA).

Kata Kunci— *Digital, FPGA, Filter, Hamming, Koefisien, Pengali*

DOI: 10.22441/jte.2024.v15i2.006

I. PENDAHULUAN

Pada sistem komunikasi menggunakan frekuensi radio memiliki keterbatasan yaitu alokasi frekuensi yang disediakan oleh Lembaga pengatur frekuensi dalam hal ini adalah Dinas Komunikasi dan Informasi, KEMINFO yang mengalokasikan penggunaan seluruh frekuensi yang digunakan di Indonesia. Alokasi frekuensi radio ini sangat terbatas, pemerintah hanya menyediakan sedikit lebar *band* untuk komunikasi suara. Dengan keterbatasan lebar *band* frekuensi radio, maka diperlukan proses yang sistematis untuk mengurangi lebar band suara manusia dari 20 KHz menjadi sekitar 4 – 5 KHz agar lebar band mencukupi untuk banyak kanal komunikasi. Pengurangan

lebar band dari 20 KHz menjadi sekitar 4-5 KHz memerlukan piranti yang disebut dengan *filter*. [1]

Filter analog, tersusun dari komponen resistor, kapasitor maupun induktor, salah satu cara untuk memudahkan dalam perancangan sebuah *filter* analog adalah menggunakan teknik simulasi. Teknik simulasi yang digunakan akan menghasilkan nilai komponen resistor, induktor dan kapasitor yang dibutuhkan untuk merangkai *filter* [2]. Rangkaian *Low Pass Filter* (LPF) digunakan untuk memotong sinyal *voice* manusia dari 20 KHz menjadi sekitar 4 KHz menggunakan implementasi orde tinggi yang diperoleh dengan menghubungkan rangkaian LPF secara bertingkat [3].

Keterbatasan Implementasi filter analog adalah ukuran fisik komponen penyusunnya yang cukup besar sehingga tidak praktis untuk mendukung teknologi kekinian, sehingga dibuatlah filter yang diimplementasikan dalam keping rangkaian terpadu yang cukup kecil dan tipis yang mendukung teknologi kekinian. Perancangan filter digital tidaklah mudah karena dibatasi oleh beberapa kendala semisal kebutuhan akan komputasi yang cepat, kesalahan kuantisasi pada ADC-DAC, kesalahan kuantisasi koefisien *filter* dan kesalahan pada pembulatan aritmatika. Implementasi *filter* digital ada 2 jenis yaitu *Infinite Impulse response* (IIR), tanggapan impuls tidak terbatas dan *Finite Impulse Response* (FIR), tanggapan impuls terbatas. Pada filter FIR, untuk membatasi tanggapan impuls maka digunakan metode penjedelaan, jenis penjedelaan ini bermacam macam tergantung dari bentuk tanggapan impuls yang diinginkan, salah satunya adalah penjedelaan *Hamming* [4].

II. PENELITIAN TERKAIT

Arif Basuki dkk pada tahun 2021 melakukan penelitian tentang pembatasan frekuensi *cut off* pada *Audio Low Pass Filter* pada sistem komunikasi telepon maupun radio memiliki frekuensi *cut-off* sebesar 4 KHz. Lebar bidang ini dianggap cukup untuk “memotong” sumber sinyal vokal manusia sebesar 20 KHz. Kebutuhan kanal komunikasi semakin meningkat namun alokasi frekuensi terbatas. Salah satu metode untuk meningkatkan kanal komunikasi adalah “mempersempit” frekuensi *cut-off Low Pass Filter*. Penelitian ini menggunakan *Sallen and Key Butterworth Low Pass Filter* orde 4 dengan frekuensi *cut-off* divariasikan mulai dari 4 KHz sampai 500 Hz. Pada setiap frekuensi *cut-off* dilakukan pengenalan suara,

apakah masih dapat dikenali atau tidak. Hasil penelitian menunjukkan bahwa pemotongan sinyal audio dengan frekuensi cut-off 4 KHz, 3,5 KHz, 3 KHz, dan 2,5 KHz, sinyal masih dapat dikenali, sehingga diperoleh lebar bandwidth 2,5 KHz x 2. Hasil analisis menunjukkan bahwa dengan bandwidth 5 KHz diperoleh peningkatan kapasitas kanal komunikasi sebesar 66,67% [5].

Hanafi pada tahun 2013 meneliti tentang simulasi hasil perancangan Low Pass Filter digital menggunakan prototip filter analog Butterworth menggunakan alat bantu komputer dan perangkat lunak Matlab yang digunakan untuk mensimulasikan hasil perancangan low pass filter digital dari prototip filter analog. Hasil yang diperoleh adalah desain filter digital yang disimulasikan dengan bantuan Matlab dan belum sampai pada tahapan implementasi perangkat keras.[6].

Neilcy T. Mooniarsih pada tahun 2010 meneliti tentang simulasi filter Finite Impulse response (FIR) menggunakan metode Windowing, metode Windowing yang digunakan adalah Rectangular, Hanning, Hamming dan Blackman. Hasil berupa simulasi dengan panjang filter adalah 81, 161 dan 241. Pada penelitian ini juga belum sampai pada tahapan implementasi perangkat keras [7].

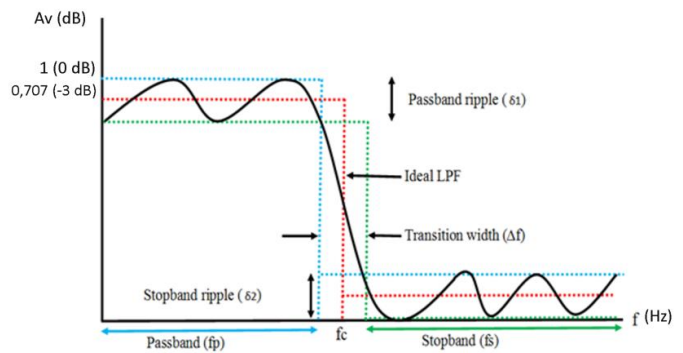
Dermawan D, Lasmadi, Adi Setiawan pada tahun 2019 melakukan penelitian tentang implementasi pengali yang muncul tapis digital pada perancangan radio pencari arah (Radio direction finder) menggunakan piranti terprogram Field Programmable Gate Array seri Spartan 2. Pada penelitian ini sudah diimplementasikan perangkat keras untuk implementasi tapis digital dan algoritma yang digunakan adalah algoritma Booth Bit Pair Recoding [8].

III. METODOLOGI PENELITIAN

Pada penelitian ini, akan dirancang sebuah tapis digital LPF FIR (*Finite Impuls response*) dengan metode *Hamming Window*. Sebelum melakukan perancangan, terlebih dahulu harus mencari dan menghitung spesifikasi dari frekuensi *passband* (f_p), frekuensi *stopband* (f_s), *Stopband attenuation*, frekuensi cuplik (f_{samp}), *Passband ripple* (δ_1) dan *Stopband ripple* (δ_2) seperti pada gambar 1.

Spesifikasi parameter perancangan tapis analog adalah sebagai berikut :

- Frekuensi *passband* $f_p = 4000$ Hz
- Frekuensi *stopband* $f_s = 6000$ Hz
- Stopband attenuation* > 50 dB
- Frekuensi cuplik = 120 KHz
- PassBand ripple*, $\delta_1 = 0,15$
- StopBand ripple*, $\delta_2 = 0,20$



Gambar 1. Tanggapan tapis Low pass filter

Ditentukan lebar dari *transition band*, Δf_s sebagai berikut [9]:

$$\begin{aligned} \Delta f &= f_s - f_p \\ &= 6000 - 4000 \text{ Hz} \\ &= 2000 \text{ Hz} \end{aligned} \quad (1)$$

Cut-off frequency ditentukan dengan persamaan [9] :

$$\begin{aligned} f_c &= f_p + \left(\frac{\Delta f}{2}\right) \\ &= 4000 + \left(\frac{2000}{2}\right) \\ &= 5000 \text{ Hz} \end{aligned} \quad (2)$$

Nilai Δf , f_s , f_p dan f_c adalah masih dalam kawasan frekuensi analog, sehingga perlu diubah dalam kawasan frekuensi digital menggunakan persamaan berikut [9] :

$$\begin{aligned} \Omega_i &= 2\pi f_i \\ \omega_i &= \Omega_i T_{samp} = \frac{2\pi f_i}{f_{samp}} \end{aligned} \quad (3)$$

Dengan frekuensi cuplik, f_{samp} sebesar 120 KHz, maka

$$\begin{aligned} \omega_p &= \frac{2\pi 4000}{120000} = \frac{1}{15} \pi \text{ rad} \\ \omega_s &= \frac{2\pi 6000}{120000} = \frac{1}{10} \pi \text{ rad} \\ \omega_c &= \frac{2\pi 5000}{120000} = \frac{1}{12} \pi \text{ rad} \end{aligned}$$

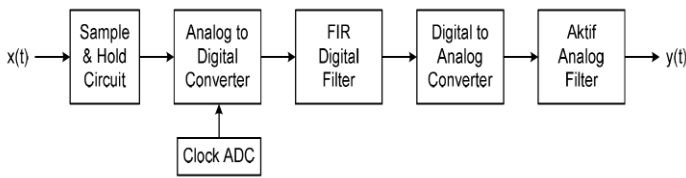
$$\Delta f = \omega_s - \omega_p = \frac{1}{10} \pi \text{ rad} - \frac{1}{15} \pi \text{ rad} = \frac{1}{30} \pi \text{ rad} \quad (5)$$

Jumlah koefisien tapis FIR diperoleh menggunakan persamaan [9] :

$$\begin{aligned} N &= \frac{-10 \log_{10}(\delta_1 \delta_2) - 13}{2,324 (\omega_s - \omega_p)} \\ N &= \frac{2,228}{0,24337} \\ N &= 9,15 \end{aligned} \quad (6)$$

N adalah ganjil, sehingga dipilih $N = 9$

Blok diagram realisasi tapis digital FIR yang akan diimplementasikan dalam keping FPGA diperlihatkan pada gambar 2 yang terdiri dari rangkaian *sample & hold circuit*, *Analog to digital converter (ADC)*, *clock ADC*, *Digital to Analog Converter (DAC)*, aktif analog filter dan FIR digital filter yang akan diimplementasikan secara *hardware*.



Gambar 2 Blok diagram tapis digital FIR

Tanggapan denyut tapis $h_n(n)$ digital dengan jendela Hamming dapat diperoleh dengan menggunakan persamaan (7) yaitu dengan mengalikan runtuk tanggapan cuplik dengan runtuk jendela Hamming.

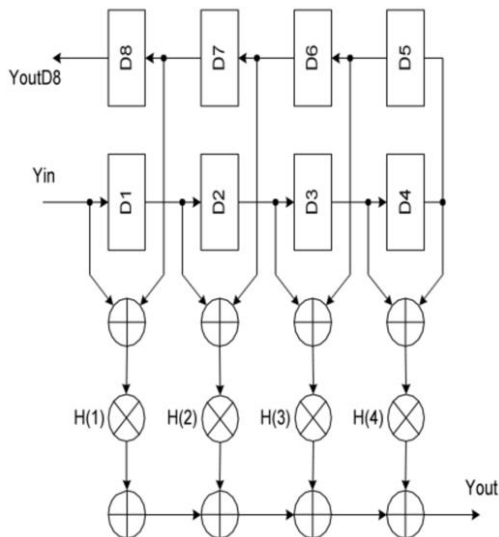
$$h_n(n) = h_D(n) W_{Ham}(n) \quad (7)$$

Tanggapan denyut tapis $h_n(n)$ akibat prosedur penjendelaan Hamming ini diperlihatkan pada tabel 1 dan untuk selanjutnya koefisien yang terdapat pada tabel 1 inilah yang akan digunakan sebagai nilai implementasi koefisien tapis digital FIR. Bagian yang diarsir merupakan koefisien tapis yang akan diimplementasikan.

Tabel 1. Koefisien tapis digital implementasi

n	$h_D(n)$	$w_{Ham}(n)$	$h_n(n) = h_D(n) \cdot w_{Ham}(n)$	n
0	0,08333	1	0,08333	0
-1	0,08238	0,99116	0,08165	1
-2	0,07958	0,96498	0,07679	2
-3	0,07503	0,92248	0,06921	3
-4	0,06892	0,86527	0,05963	4

Realisasi tapis digital dengan menggunakan tapis digital FIR 8-tap memiliki diagram aliran data seperti pada gambar 3. Diagram aliran data tersebut memiliki 8 buah register geser, 4 buah penjumlah, 4 buah koefisien dan penjumlah akhir.

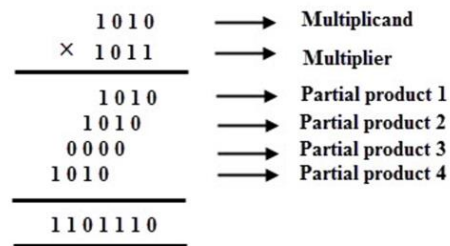


Gambar 3. Diagram implementasi Tapis Digital FIR 8 tap

Koefisien pengali yang muncul akan implementasi menggunakan algoritma *paper and pencil*. Algoritma *paper and pencil* merupakan suatu algoritma yang digunakan dalam merancang sebuah chip IC pengali biner. Serupa dengan perkalian angka desimal, perkalian biner mengikuti proses yang sama untuk menghasilkan hasil produk dari dua bilangan biner.

Perkalian biner jauh lebih mudah karena hanya mengandung 0 dan 1 [10]

Pengali dua bilangan biner dapat dilakukan dengan menggunakan metode *paper and pencil*, yaitu penambahan dan pengalihan sebagian produk, dan menggunakan pengganda paralel. Sebagai contoh berikut ini pengali biner 4 bit dari 1010 (multiplicand, yang dikali) dan 1011 (multiplier, pengali) dan akan diperoleh perkalian dengan penjumlahan parsial seperti pada gambar 4 [10].



Gambar 4. Perkalian dengan penjumlahan parsial

IV. HASIL DAN ANALISA

Koefisien rangkaian pengali yang akan diimplementasikan pada perancangan tapis digital ini ada 4 buah koefisien dan nilainya dapat dilihat pada tabel 2 pada kolom yang diarsir.

Tabel 2. Koefisien tapis digital implementasi

n	$h_n(n) = h_D(n) \cdot w_{Ham}(n)$	n
0	0,08333	0
-1	0,08165	1
-2	0,07679	2
-3	0,06921	3

Nilai – nilai koefisien implementasi adalah 0,08333, 0,08165, 0,07679 dan 0,06921. Koefisien pengali mempunyai nilai pecahan, untuk mengimplementasikannya dalam perkalian (biner) maka nilai pecahan ini harus diubah terlebih dahulu menjadi nilai integer yaitu dengan metode mengalikannya nilai pecahan tersebut dengan sebuah bilangan 2^9 (512_{10}). Nilai 2^9 ini dipilih karena nantinya hasil perkalian integer ini dilakukan pembulatan dengan cara pemotongan langsung 9 buah bit mulai dari LSB, tentu saja hasil perkalian pecahan ini menjadi tidak akurat, tetapi inilah metode pendekatan yang dipilih. Nilai koefisien yang telah dikalikan dengan 2^9 dalam bentuk integer dan biner diperlihatkan pada tabel 3.

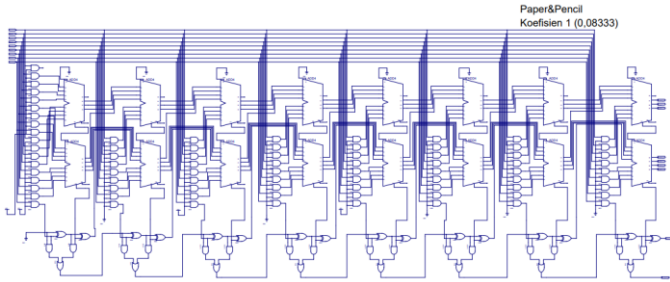
Tabel 3. Koefisien pengali dalam bilangan integer dan biner

N	Koefisien (Pecahan)	Koef. x 2^9 (512) ₁₀	Pembulatan	Kode Biner Hasil Pembulatan (9 bit)
1	0,08333	42,66496	43	000101011
2	0,08165	41,8048	42	000101010
3	0,07679	39,31648	39	000100111
4	0,06921	35,43552	35	000100011

Koefisien 1 (0,08333)

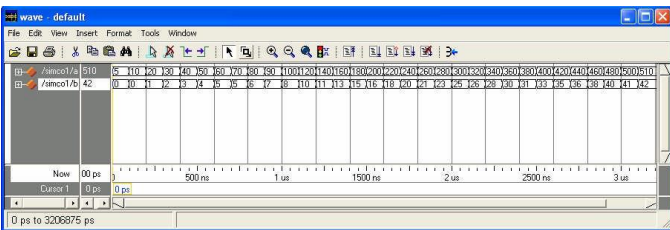
Koefisien pertama yang diimplementasikan adalah 0,08333. Berdasarkan pada tabel 3 maka nilai pembulatan setelah dikalikan dengan 2^9 adalah 43 (000101011). Mengacu pada metode Paper and Pencil, implementasi menggunakan gerbang

logika AND maka implementasi koefisien pertama (0,08333) diperoleh seperti pada gambar 5.



Gambar 5 Implementasi hardware koefisien 1 (0,08333)

Simulasi hasil perkalian koefisien1 dengan *sample data* diperlihatkan pada gambar 6. Sample data yang digunakan adalah data multiplicand : 20, 30, 40, 50, 60, 70, 80, 90, 100, 110, 120, 140, 160, 180, 200, 220, 240, 260, 280, 300, 320, 340, 360, 380, 400, 420,440, 460, 480, 500 dan 510.

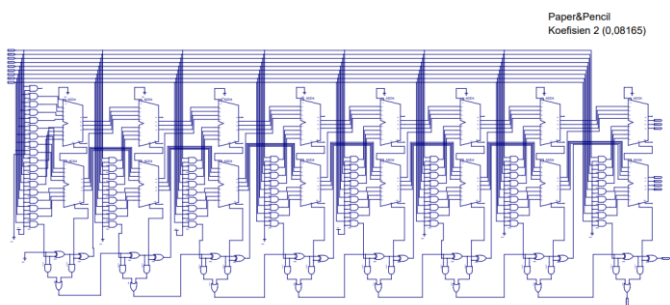


Gambar 6 Simulasi perkalian koefisien1 dengan *sample data*

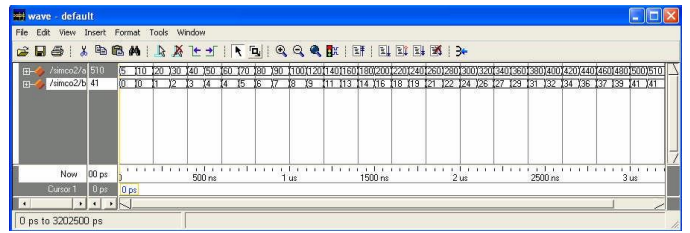
Hasil perhitungan besarnya faktor kesalahan karena pembulatan koefisien tapis pada implementasi koefisien 1 adalah sebesar 4,66 %.

Koefisien 2 (0,08165)

Koefisien kedua yang diimplementasikan adalah 0,08165. Berdasarkan pada tabel 3 maka nilai pembulatan setelah dikalikan dengan 2^9 adalah 42 (000101010). Mengacu pada metode Paper and Pencil, implementasi menggunakan gerbang logika AND maka implementasi koefisien kedua (0,08165) diperoleh seperti pada gambar 7. Simulasi hasil perkalian koefisien1 dengan sample data diperlihatkan pada gambar 8. Hasil perhitungan besarnya faktor kesalahan pada implementasi koefisien 2 adalah sebesar 5,13 %.

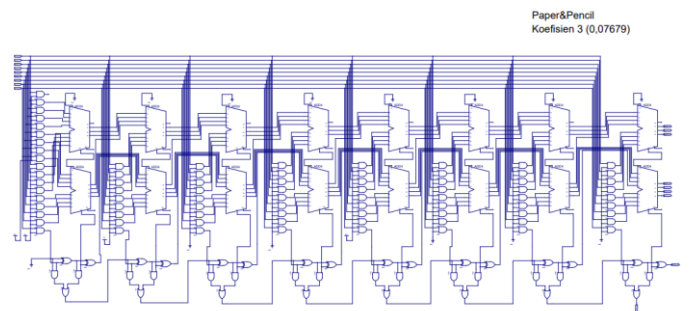


Gambar 7. Implementasi hardware koefisien 2 (0,08165)

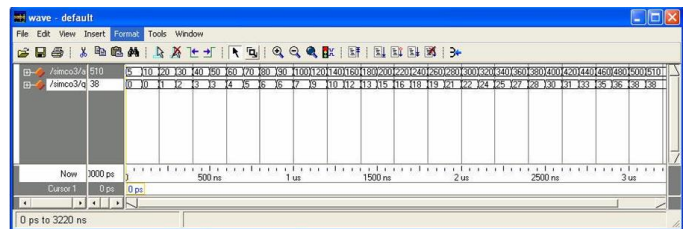


Gambar 8. Simulasi perkalian koefisien2 dengan *sample data*
Koefisien 3 (0,07679)

Koefisien ketiga yang diimplementasikan adalah 0,07679. Berdasarkan pada tabel 3 maka nilai pembulatan setelah dikalikan dengan 2^9 adalah 39 (000100111). Mengacu pada metode Paper and Pencil, implementasi menggunakan gerbang logika AND maka implementasi koefisien ketiga (0,07679) diperoleh seperti pada gambar 9. Simulasi hasil perkalian koefisien1 dengan sample data diperlihatkan pada gambar 10. Hasil perhitungan besarnya faktor kesalahan pada implementasi koefisien 3 adalah sebesar 6,16 %.



Gambar 9. Implementasi hardware koefisien 3 (0,07679)



Gambar 10. Simulasi perkalian koefisien3 dengan *sample data*
Koefisien 4 (0,06921)

Koefisien keempat yang diimplementasikan adalah 0,06921. Berdasarkan pada tabel 3 maka nilai pembulatan setelah dikalikan dengan 2^9 adalah 35 (000100011). Mengacu pada metode Paper and Pencil, implementasi menggunakan gerbang logika AND maka implementasi koefisien keempat (0,06921) diperoleh seperti pada gambar 11. Simulasi hasil perkalian koefisien1 dengan sample data diperlihatkan pada gambar 12. Hasil perhitungan besarnya faktor kesalahan pada implementasi koefisien 4 adalah sebesar 6,73 %.

UCAPAN TERIMA KASIH

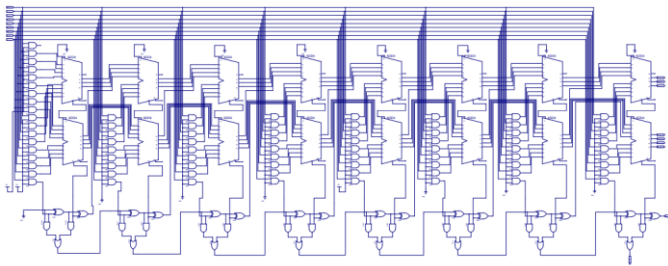
Penulis mengucapkan terimakasih yang sebesar besarnya kepada :

1. Kepala LPPMI Institut Teknologi Nasional Yogyakarta yang telah membiayai penelitian ini.
2. Kepala LPPM Institut Teknologi Dirgantara Adisutjipto.
3. Tim editorial Jurnal Teknologi Elektro atas dipublikasikannya penelitian ini.

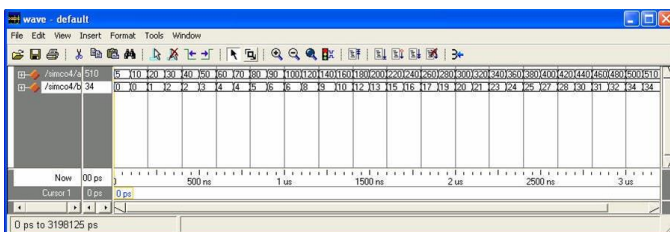
DAFTAR PUSTAKA

- [1] L. Jambola, "Simulasi Anggaran Daya Sistem Komunikasi Serat Optik Berbasis Matlab 7.5," *JETT (Jurnal Elektro dan Telekomunikasi Terapan)*, vol. 3, no. 1, Aug. 2016, doi: <https://doi.org/10.25124/jett.v3i1.135>.
- [2] A. E. Putra, "*Penapis Aktif Elektronika*", Gava Media, Yogyakarta, 2002.
- [3] A. Gafar, "Perancangan tapis digital FIR pelewat rendah dengan penjedelaan Blackman berbasis FPGA," *Teknik Elektro, Universitas Gadjah Mada*, 2002.
- [4] R. Ku, "Introduction to digital signal processing," *McGraw-Hill Book Company*, New York, 1982
- [5] A. Basuki, D. S. Widyastuti, and C. Driyo, "Implementasi Low Pass Filter Pada Pembatas Bidang Komunikasi Suara Untuk Meningkatkan Kapasitas Kanal Komunikasi", *Journal Technology of Civil, Electrical, Mechanical, Geology, Mining, and Urban Design*, vol. 6, no. 2, pp. 237-246, Dec. 2021.
- [6] Hanafi, "Simulasi hasil perancangan LPF (Low Pass Filter) Digital menggunakan prototip filter analog Butterworth," *Jurnal Litek*, Vol. 10, No. 1, 2013.
- [7] N. T. Mooniarsih, "Desain dan Simulasi Filter FIR Menggunakan Metode Windowing," *ELKHA : Jurnal Teknik Elektro*, vol. 2, no. 1, 2024, doi: <https://doi.org/10.26418/elkha.v2i1.354>.
- [8] D. Dermawan, "Implementation Of Multiplier On Spartan-2 FPGA As Digital Filter Support On Radio Detection Finder (RDF)", *Prosiding Seminar Nasional ReTII*, pp. 296-305, Nov. 2019.
- [9] L. C. Ludeman, "Fundamentals od Digital Signal Processing," Harper Row Publisher, 1986.
- [10] J. J. F. Cavanagh, "Digital Computer Arithmetic," McGraw-Hill Book Company, 1985.

Paper&Pencil
Koefisien 4 (0,06921)



Gambar 11. Implementasi hardware koefisien 4 (0,06921)



Gambar 12. Simulasi perkalian koefisien3 dengan *sample data*

V. KESIMPULAN

Berdasarkan hasil penelitian dan pembahasan yang telah dilakukan maka dapat diambil kesimpulan sebagai berikut:

1. Tapis digital finite impulse response dengan Penjedelaan Hamming telah dirancang dan diimplementasikan kedalam FPGA dan dapat bekerja sesuai dengan rancangan.
2. Besarnya prosentase kesalahan akibat adanya pembulatan koefisien1 sampai dengan koefisien4 adalah berkisar antara 4,66 % - 6,73 %.
3. Tanggapan frekuensi tapis digital diuji terhadap tegangan masukan yang mempunyai amplitudo $2 V_{p-p}$, dan menunjukkan bahwa tanggapan frekuensi dapat mencapai redaman sampai dengan -26,02 dB.